

5.0 crédits	30.0 h + 30.0 h	1q
-------------	-----------------	----

Enseignants:	Legat Jean-Didier ;
Langue d'enseignement:	Français
Lieu du cours	Louvain-la-Neuve
Thèmes abordés :	Voir résumé
Acquis d'apprentissage	<p>A l'issue de cet enseignement, les étudiants seront en mesure de</p> <ul style="list-style-type: none"> - Expliquer le fonctionnement des familles logiques avancées ainsi que la problématique du test - Appréhender l'architecture des circuits arithmétiques - Comprendre et mettre en oeuvre les systèmes reconfigurables - Identifier le principe de fonctionnement des principales classes d'architecture de processeurs incluant les systèmes parallèles <p><i>La contribution de cette UE au développement et à la maîtrise des compétences et acquis du (des) programme(s) est accessible à la fin de cette fiche, dans la partie « Programmes/formations proposant cette unité d'enseignement (UE) ».</i></p>
Contenu :	<p>1) Circuits intégrés digitaux avancés</p> <ul style="list-style-type: none"> - Circuits à précharge (Logiques Domino, No-Race, TSPC) - Circuits différentiels - Circuits arithmétiques (additionneurs, multiplieurs, PLA) - Test des circuits digitaux <p>2) Architectures reconfigurables</p> <ul style="list-style-type: none"> - Architecture des circuits reconfigurables - Architectures mixtes hardware - software - Environnement de simulation et de synthèse : SystemC <p>3) Architectures des processeurs</p> <ul style="list-style-type: none"> - Architecture RISC et pipeline - Architectures parallèles (VLIW, vectorielle, superscalaire) - Architectures DSP
Autres infos :	<p>Méthodes d'enseignement et d'apprentissage</p> <ul style="list-style-type: none"> - L'apprentissage sera basé sur des cours entrecoupés de séances de travaux pratiques (exercices en salle et/ou en salle informatique à l'aide de l'environnement SystemC) - Un projet d'envergure limitée permettra d'acquérir une expérience dans la mise en oeuvre d'un système reconfigurable avancé. - De nombreux séminaires donnés par des experts des mondes académique et industriel accompagneront le cours. <p>Pré-requis</p> <ul style="list-style-type: none"> - ELEC 2531 Electronique II <p>Mode d'évaluation</p> <ul style="list-style-type: none"> - Travaux durant le quadrimestre - L'évaluation se fera au moyen d'un examen portant sur le cours théorique (à partir des transparents du cours) et sur les séminaires. L'évaluation du projet interviendra dans le résultat final.
Cycle et année d'étude :	<p>> Master [120] : ingénieur civil électricien</p> <p>> Master [120] : ingénieur civil électromécanicien</p>
Faculté ou entité en charge:	ELEC